

Universidad de Costa Rica

Facultad de Ingeniería

Escuela de Ingeniería Eléctrica

IE0308 – Laboratorio Eléctrico I

I ciclo 2014

Anteproyecto

## Experimento 3

Efrén Castro Cambronero, B11602

Marco Jara Jiménez, B2

Oldemar Ramírez Rodríguez, B2

Grupo 02

Profesor: Juan Pablo Cruz

7 de abril de 2014

# Índice

<b>1. Objetivos</b>	<b>4</b>
1.1. Objetivo general . . . . .	4
1.2. Objetivos específicos . . . . .	4
<b>2. Nota teórica</b>	<b>5</b>
2.1. Título. . . . .	5
2.1.1. Transistores. . . . .	5
2.1.2. Transistores de unión bipolar. . . . .	5
2.1.3. Transistor JFET. . . . .	7
2.2. Máxima excursión simétrica . . . . .	9
2.3. Capacitores de acople y desacople . . . . .	10
2.4. Par Darlington . . . . .	10
<b>3. Diseño</b>	<b>12</b>
3.1. Primera parte. . . . .	12
3.1.1. Diseño de... . . . .	12
<b>4. Lista de equipos</b>	<b>13</b>
<b>5. Lista de componentes</b>	<b>14</b>
<b>6. Procedimiento</b>	<b>15</b>
<b>A. Anexos</b>	<b>17</b>
A.1. Transistor 2N2222A . . . . .	17

## Índice de figuras

1.	Simbología BJT . . . . .	5
2.	Zona de operación de transistor BJT . . . . .	6
3.	Recta de carga. . . . .	6
4.	Simbología JFET. . . . .	7
5.	Zona de operación de JFET. . . . .	8
6.	Circuito con capacitores de acoplamiento y desacoplamiento . . . . .	10
7.	Configuración par Darlington . . . . .	11
8.	Transistor Darlington . . . . .	11
9.	Simulación de un... . . . .	12

## Índice de tablas

1.	Comparación de distintas configuraciones con BJT . . . . .	7
2.	Comparación de distintas configuraciones con JFET . . . . .	9
3.	Comparación de NTE123A y NTE159M . . . . .	9
4.	Comparación de 2N3819 y 2N3820 . . . . .	9
5.	Lista de equipos . . . . .	13
6.	Lista de componentes . . . . .	14
7.	Datos máxima excursión . . . . .	15
8.	Barrido de Frecuencias . . . . .	15

# 1. Objetivos

## 1.1. Objetivo general

Implementar amplificadores lineales con transistores de unión bipolar y de efecto de campo.

## 1.2. Objetivos específicos

- Diseñar y analizar amplificadores de drenaje común usando transistores JFET.
- Diseñar e implementar amplificadores de tensión de emisor común con transistores BJT.

## 2. Nota teórica

### 2.1. Título.

#### 2.1.1. Transistores.

El transistor es un dispositivo semiconductor de tres capas, que consta de dos capas de material tipo n y una de material tipo p, o de dos capas de material tipo p y una de material tipo n. El primero se llama transistor npn y el segundo transistor pnp, los cuales cumplen funciones de amplificador, oscilador, conmutador o rectificador. Para el presente experimento se estudia los transistores BJT y JFET

#### 2.1.2. Transistores de unión bipolar.

- **Funcionamiento**

En los transistores de unión bipolar o BJT por sus siglas en ingles, en el funcionamiento de estos la unión p-n debe estar en inversa, mientras que la otra unión debe estar en directa. Los BJT cumplen funciones de amplificador, oscilador, conmutador o rectificador. Dichas terminales del BJT son nombradas como base, emisor y colector, en donde por este ultimo normalmente circula una corriente a nivel de micro Ampere el cual corresponde a la corriente de control, mientras que por la base y el colector circula una corriente de mili ampere. Este transistor se puede analizar mediante la ley de corrientes de Kirchhoff como un solo nodo en donde se desarrolla en la ecuacion (1) [Boylestad, 1998]

$$I_E = I_C + I_B \quad (1)$$

La simbología utilizada para la presentación de dichos transistores, es el mostrado en la figura 1

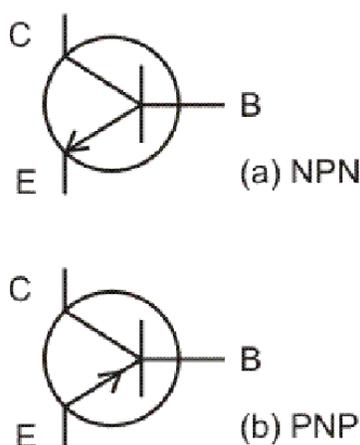


Figura 1: Simbología BJT

La zona de operación del BJT se muestra en la Figura 2.

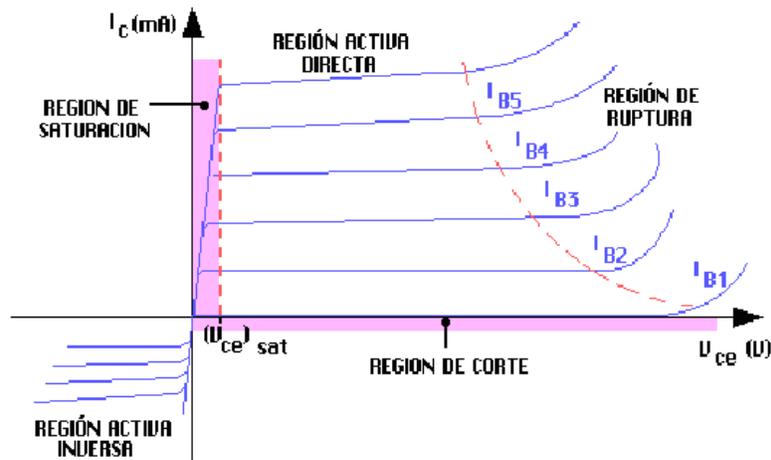


Figura 2: Zona de operación de transistor BJT

Una manera de observar las condiciones donde el transistor opera, es usando las curvas de corriente de base las cuales son las mostradas en color azul en la figura 2. En la figura 3.b se muestra la representación gráfica del punto de operación Q del transistor, especificado a través de tres parámetros:  $I_{CQ}$ ,  $I_{BQ}$  y la  $V_{CEQ}$ . Este punto se encuentra localizado dentro de una recta denominada recta de carga estática: si Q se encuentra en el límite inferior de la recta el transistor estará en corte, en el límite superior estará saturado y en los puntos entre estos límites, se encontrará en la región lineal.

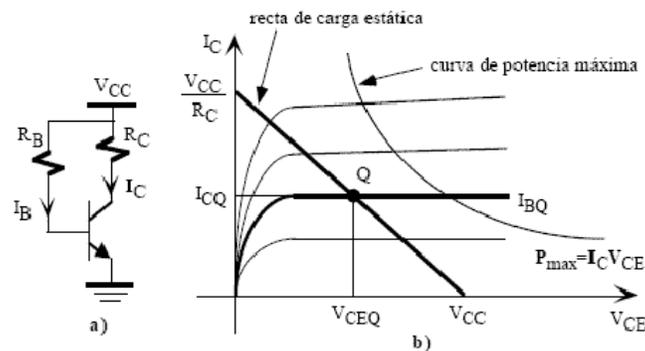


Figura 3: Recta de carga.

En los transistores BJT, el beta es definido como la ganancia de la corriente de colector respecto a la corriente de base. Y se calcula mediante la ecuación (2)

$$\beta = \frac{I_C}{I_B} \quad (2)$$

Para el cálculo experimental del beta, se miden las respectivas corrientes en el punto de operación. Generalmente en la práctica el beta varía entre 50 a más de 400.

### •Configuraciones para un amplificador lineal con un BJT

La tabla 1, presenta un resumen que contiene las configuraciones básicas de amplificadores lineales de tensión con un transistor BJT.

Tabla 1: Comparación de distintas configuraciones con BJT

Conguración	Zi	Zo	Av	Ai
<b>Polarización fija</b>	media	media	alta	alta
<b>Polarización por medio de divisor de tensión</b>	media	media	alta	alta
<b>Polarización de emisor sin puentear</b>	alta	media	baja	alta
<b>Seguidor Emisor</b>	alta	baja	baja	alta
<b>Base común</b>	baja	media	alta	baja
<b>Realimentación del colector</b>	media	media	alta	alta

#### 2.1.3. Transistor JFET.

El transistor JFET por sus siglas en inglés (Juntion Field Effect Transistor) : transistor de efecto de campo de unión, es un dispositivo eléctrico de tres terminales(source, gate y drain), en sus aplicaciones es muy parecido al BJT aunque poseen diferencias importantes como las siguientes: los BJT son controlados con una corriente mientras que los JFET son controlados mediante una tensión (la tensión de control se encuentra entre el terminal gate y source), poseen una impedancia de entrada alta en el orden de mega Ohms, son menos sensibles a los cambios de temperatura, son más pequeños por lo que son mas útiles para circuitos integrados y además su ganancia de voltaje es menor en comparación con los BJT. [Apuntes, 2008]

En la Figura 4 se muestra la simbología utilizada para representar los transistores JFET canal p y canal n respectivamente.

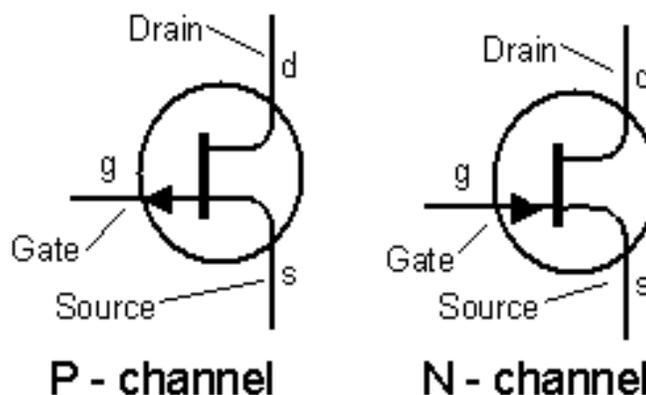


Figura 4: Simbología JFET.

En la figura 5, se muestran de curvas de operación para un transistor de efecto de campo.

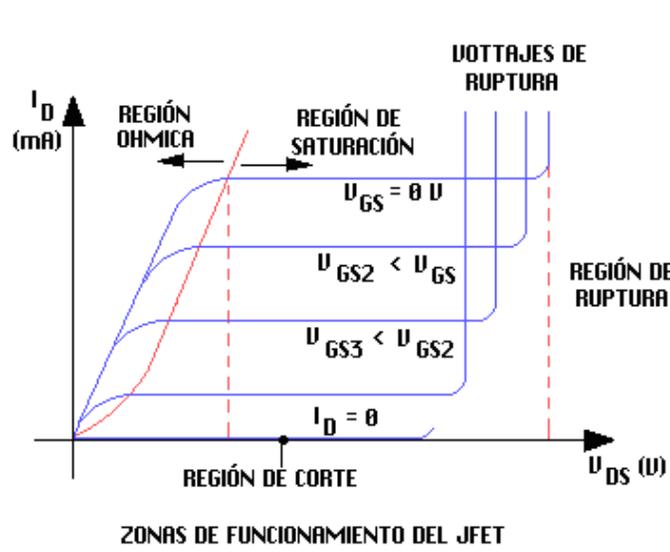


Figura 5: Zona de operación de JFET.

### ● Corriente de saturación en un transistor JFET

Esta corriente se define como el valor de  $I_d$  cuando la tensión entre la compuerta y la fuente es de 0 V, en este punto la corriente alcanza un máximo y permanece constante. Para calcular dicha corriente experimentalmente es necesario dejar el transistor en la zona de saturación, para ello se pone la compuerta como un corto circuito, y con esto no habrá polarización y se polariza el drenaje, luego se mide la corriente que pasa por el drenaje, en otras palabras la corriente de saturación  $I_{dss}$ .

### ● Tensión de compuerta-fuente de apagado de un transistor JFET

Esta tensión es la que se da cuando el transistor se encuentra en la zona de corte, en este punto la corriente de drenaje va a ser muy cercana a 0 A. Para obtener el valor experimental se lleva el transistor hasta la zona de corte, se utiliza el mismo circuito que se usa para obtener la corriente de saturación y se mide la corriente conforme se va aumentando la tensión hasta que la corriente sea prácticamente cero.

### ● Configuraciones para un amplificador lineal de tensión con un FET

El transistor JFET posee varias configuraciones, entre las más importantes se encuentran Drenaje Común, Compuerta Común y Fuente Común. Estas, como es fácil de ver, son análogas a las del BJT mencionadas anteriormente. Como se puede apreciar en la Tabla 2, cada configuración tiene sus particulares valores, pero salta a la vista que las últimas tres coinciden en sus valores, esto se debe a que son configuraciones muy similares y para apreciar su diferencia se necesita compararlas en alguna aplicación en específico ya que su diferencia radica en su topología.

En la tabla 2 se puede observar la comparación entre las distintas configuraciones.

Tabla 2: Comparación de distintas configuraciones con JFET

Conguración	Zi (Ohm)	Zo (Ohm)	Av
<b>Drenaje común</b>	Alta(10 M)	Baja (100)	Baja(<1)
<b>compuerta común</b>	Baja(1 k)	Moderada(2 k)	Moderada(10)
<b>Fuente común</b>	Alta(10 M)	Moderada(2 k)	Moderada(-10)
<b>Polarizacion fija</b>	Alta(10 M)	Moderada(2 k)	Moderada(-10)
<b>Polarizacion por division de tension</b>	Alta(10 M)	Moderada(2 k)	Moderada(-10)

## 2.2. Máxima excursión simétrica

La máxima excursión de simetría es cuando el punto de operación Q, se ubica justo a la mitad en la recta de carga del transistor a utilizar; permitiendo una máxima variación en la corriente del transistor. La importancia de lograr esta característica en un circuito con transistores es, que debido a que los circuitos se someten a fuertes cambios de frecuencias, es necesario garantizar que el punto de operación se encuentre en un nivel medio y siempre proporcione una salida amplificada sin que esta se distorsione. [?]

Tabla 3: Comparación de NTE123A y NTE159M

Características	Transistor	
	NTE159M	NTE123A
<b>Tipo</b>	PNP	NPN
<b>VCEO Max</b>	60V	40V
<b>VCBO Max</b>	60V	75V
<b>VEBO Max</b>	5V	6V
<b>IC Max</b>	600mA	800mA
<b>PD Max</b>	1,2W	1,8W

Tabla 4: Comparación de 2N3819 y 2N3820

Características	Transistor	
	2N3819	2N3820
<b>Tipo</b>	Canal N	Canal P
<b>VDS Max (V)</b>	25	-20
<b>VGS Max (V)</b>	-25	20
<b>IDSS Min (mA)</b>	2	-0.3
<b>IDSS Max (mA)</b>	20	-15

### 2.3. Capacitores de acople y desacople

En la figura 6 se puede apreciar un circuito donde  $C_1$  y  $C_2$  son capacitores de acoplamiento, mientras que  $C_B$  es un capacitor de desacoplamiento. Los capacitores de acoplamiento tienen como función bloquear la corriente continua que entra a un circuito, esto para que el funcionamiento en continua del amplificador no se vea perturbado ni por el generador de señales ni por la carga. Además previene que penetre dicha corriente continua en el generador o en la carga. Por otro lado un capacitor de desacople generalmente se utilizan para proteger a algunos componentes que sean sensibles a entradas muy fuertes o bruscas, también estos capacitores afectan la frecuencias con que suele trabajar el circuito.

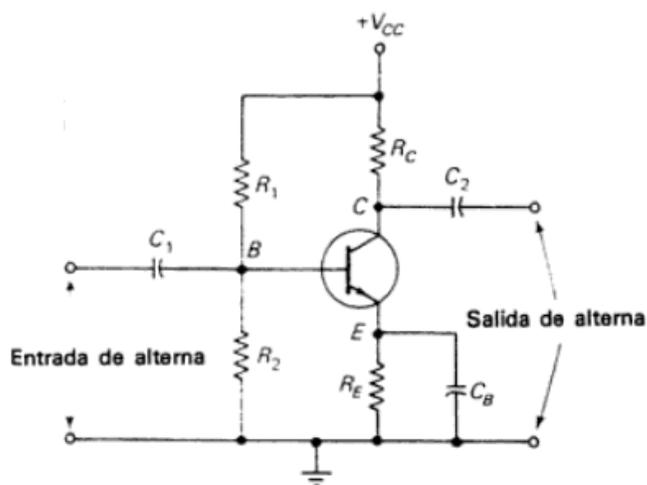


Figura 6: Circuito con capacitores de acoplamiento y desacoplamiento

### 2.4. Par Darlington

El par Darlington como se ve en la figura 7 es una configuración que cuenta con dos transistores, donde la corriente de emisor de un transistor es la corriente de base del segundo, debido a esto los betas de los transistores se multiplican, lo que genera una alta ganancia de corriente en total. [?]

Como se ve en la figura 8 los fabricantes de transistores, pueden realizar un par Darlington en un solo encapsulado, conocido como transistor Darlington. Este tipo de configuración tiene como función generar altas corrientes en la salida en un circuito.

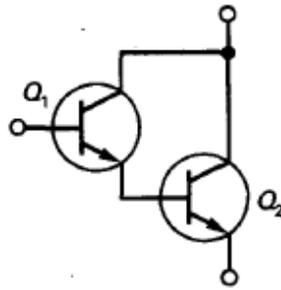


Figura 7: Configuración par Darlington

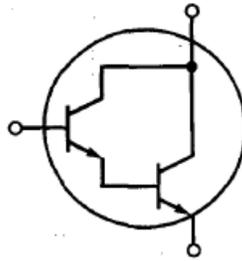


Figura 8: Transistor Darlington

## 3. Diseño

### 3.1. Primera parte.

#### 3.1.1. Diseño de...

Debe incluir los puntos de diseño propuestos en la hoja de experimentos y aquellos que el estudiante considere necesarios, con los cálculos, observaciones y recomendaciones pertinentes. Además debe incluir los circuitos esquemáticos y simulaciones que justifiquen el diseño propuesto. Algunos cálculos necesarios pueden incluirse en los Anexos si son muy grandes para esta sección.

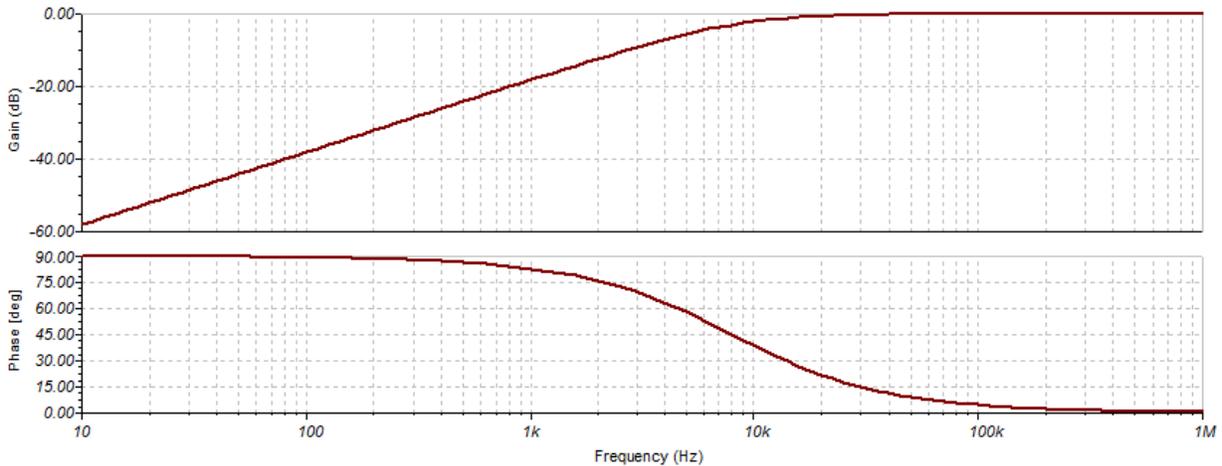


Figura 9: Simulación de un...

## 4. Lista de equipos

La lista de equipos utilizados en el experimento se muestra en la Tabla 5.

Tabla 5: Lista de equipos

Equipo	Sesión 1			Sesión 2		
	Marca	Modelo	Placa	Marca	Modelo	Placa
Fuente DC						
Osciloscopio digital						
Generador de señales						
Medidor Multifunción						
Protoboard						

## 5. Lista de componentes

La lista de componentes utilizados en el experimento se muestra en la Tabla 6.

Tabla 6: Lista de componentes

Componente	Sigla	Valor nominal	Valor medido	Tolerancia	Potencia
Resistor cerámico	R1	1 k $\Omega$			0,25 W
Potenciómetro	Rp	5 k $\Omega$			2 W
Capacitor electrolítico	C11	150 $\mu$ F		-	-
Capacitor cerámico	C	100 nF		-	-
Diodo	1N4148				500 mW
Transistor BJT	2N2222A				1000 mW

## 6. Procedimiento

Este es un ejemplo de como debe verse un procedimiento, sea extenso y recuerde incluir todos los pasos necesarios para obtener los resultados que se esperan.

- Encuentre la ganancia de corriente  $\beta$  del transistor BJT, así como la corriente de saturación  $I_{DSS}$  y la tensión de compuerta-fuente de apagado  $V_p$  del transistor JFET.
  - $\beta$  se calcula experimentalmente conectando el transistor en el modo emisor común y realizando mediciones de las corrientes de colector y de base, y con estas buscar su valor mediante la ecuación ??.

Al finalizar esta sección se tendrán 4 capturas.

- Determine la máxima excursión y el punto de operación de cada circuito. Compare los puntos de operación obtenidos con los diseñados.

La máxima excursión se da cuando la corriente de colector sea la mitad de su valor máximo.

Tabla 7: Datos máxima excursión

Diseño	Máxima excursión	Punto de operación
Amplificador con FET		
Amplificador con BJT		

- Realice un barrido de frecuencias. Tome 10 medidas por década, desde 1 Hz hasta 100 kHz (50 puntos en total) y construya la gráfica de ganancia contra frecuencia. Determine las frecuencias de corte y el ancho de banda del circuito.

Tabla 8: Barrido de Frecuencias

Frecuencia	Ganancia
1 Hz	
...	
100 Hz	
...	
1 kHz	
...	
10 kHz	
...	
100 kHz	
...	

La frecuencia de corte se calcula cuando la ganancia es 0,707. El ancho de banda es la diferencia entre las frecuencias de corte en alto y en bajo, se calcula con el osciloscopio.

El formato recomendado para la bibliografía es el APA. El siguiente es un ejemplo:

## Referencias

[Apuntes, 2008] <http://www.apuntesdeelectronica.com/componentes/transistor-igbt.htm> consultado el 12/05/2013.

[Boylestad, 1998] Robert L. Boylestad, Louis Nashelsky (1998). *Electronic Devices and Circuit Theory*. New Jersey: Pearson Prentice Hall, 7th Edition.

## **A. Anexos**

Incluye información de las hojas del fabricante de los componentes a utilizar o cualquier otra información que se considere necesaria.

La siguiente es una forma de como adjuntar páginas de PDFs con las hojas de fabricante, pero hay muchas formas de como adjuntar los anexos que se consideren necesarios.

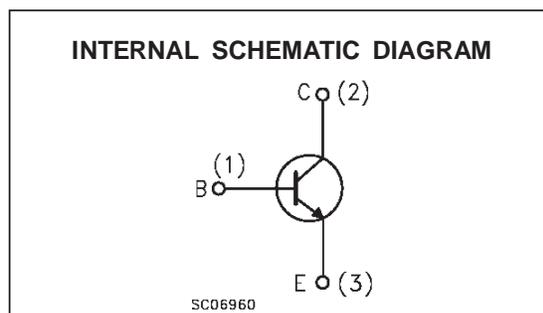
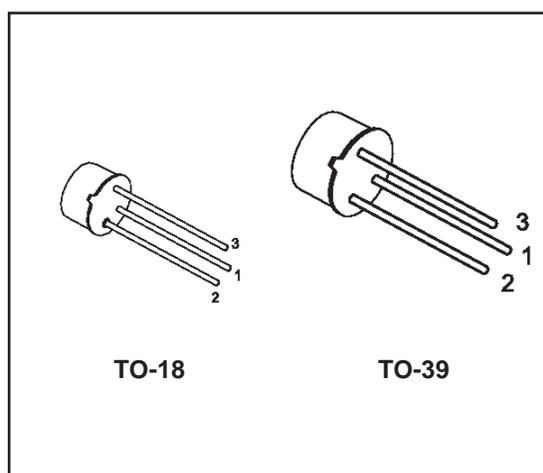
### **A.1. Transistor 2N2222A**

## HIGH SPEED SWITCHES

### DESCRIPTION

The 2N2219A and 2N2222A are silicon planar epitaxial NPN transistors in Jedec TO-39 (for 2N2219A) and in Jedec TO-18 (for 2N2222A) metal case. They are designed for high speed switching application at collector current up to 500mA, and feature useful current gain over a wide range of collector current, low leakage currents and low saturation voltage.

 2N2219A approved to CECC 50002-100,  
 2N2222A approved to CECC 50002-101  
 available on request.



### ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
$V_{CBO}$	Collector-Base Voltage ( $I_E = 0$ )	75	V
$V_{CEO}$	Collector-Emitter Voltage ( $I_B = 0$ )	40	V
$V_{EBO}$	Emitter-Base Voltage ( $I_C = 0$ )	6	V
$I_C$	Collector Current	0.8	A
$P_{tot}$	Total Dissipation at $T_{amb} \leq 25\text{ }^\circ\text{C}$ for <b>2N2219A</b> for <b>2N2222A</b> at $T_{case} \leq 25\text{ }^\circ\text{C}$ for <b>2N2219A</b> for <b>2N2222A</b>	0.8	W
		0.5	W
		3	W
		1.8	W
$T_{stg}$	Storage Temperature	-65 to 200	$^\circ\text{C}$
$T_j$	Max. Operating Junction Temperature	175	$^\circ\text{C}$

**THERMAL DATA**

		TO-39	TO-18	
R <sub>thj-case</sub>	Thermal Resistance Junction-Case	Max 50	83.3	°C/W
R <sub>thj-amb</sub>	Thermal Resistance Junction-Ambient	Max 187.5	300	°C/W

**ELECTRICAL CHARACTERISTICS** (T<sub>case</sub> = 25 °C unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I <sub>CBO</sub>	Collector Cut-off Current (I <sub>E</sub> = 0)	V <sub>CB</sub> = 60 V V <sub>CB</sub> = 60 V T <sub>case</sub> = 150 °C			10 10	nA μA
I <sub>CEX</sub>	Collector Cut-off Current (V <sub>BE</sub> = -3V)	V <sub>CE</sub> = 60 V			10	nA
I <sub>BEX</sub>	Base Cut-off Current (V <sub>BE</sub> = -3V)	V <sub>CE</sub> = 60 V			20	nA
I <sub>EBO</sub>	Emitter Cut-off Current (I <sub>C</sub> = 0)	V <sub>EB</sub> = 3 V			10	nA
V <sub>(BR)CBO</sub> *	Collector-Base Breakdown Voltage (I <sub>E</sub> = 0)	I <sub>C</sub> = 10 μA	75			V
V <sub>(BR)CEO</sub> *	Collector-Emitter Breakdown Voltage (I <sub>B</sub> = 0)	I <sub>C</sub> = 10 mA	40			V
V <sub>(BR)EBO</sub> *	Emitter-Base Breakdown Voltage (I <sub>C</sub> = 0)	I <sub>E</sub> = 10 μA	6			V
V <sub>CE(sat)</sub> *	Collector-Emitter Saturation Voltage	I <sub>C</sub> = 150 mA I <sub>B</sub> = 15 mA I <sub>C</sub> = 500 mA I <sub>B</sub> = 50 mA			0.3 1	V V
V <sub>BE(sat)</sub> *	Base-Emitter Saturation Voltage	I <sub>C</sub> = 150 mA I <sub>B</sub> = 15 mA I <sub>C</sub> = 500 mA I <sub>B</sub> = 50 mA	0.6		1.2 2	V V
h <sub>FE</sub> *	DC Current Gain	I <sub>C</sub> = 0.1 mA V <sub>CE</sub> = 10 V I <sub>C</sub> = 1 mA V <sub>CE</sub> = 10 V I <sub>C</sub> = 10 mA V <sub>CE</sub> = 10 V I <sub>C</sub> = 150 mA V <sub>CE</sub> = 10 V I <sub>C</sub> = 500 mA V <sub>CE</sub> = 10 V I <sub>C</sub> = 150 mA V <sub>CE</sub> = 1 V I <sub>C</sub> = 10 mA V <sub>CE</sub> = 10 V T <sub>amb</sub> = -55 °C	35 50 75 100 40 50 35		300	
h <sub>fe</sub> *	Small Signal Current Gain	I <sub>C</sub> = 1 mA V <sub>CE</sub> = 10 V f = 1KHz I <sub>C</sub> = 10 mA V <sub>CE</sub> = 10 V f = 1KHz	50 75		300 375	
f <sub>T</sub>	Transition Frequency	I <sub>C</sub> = 20 mA V <sub>CE</sub> = 20 V f = 100 MHz	300			MHz
C <sub>EBO</sub>	Emitter Base Capacitance	I <sub>C</sub> = 0 V <sub>EB</sub> = 0.5 V f = 100KHz			25	pF
C <sub>CBO</sub>	Collector Base Capacitance	I <sub>E</sub> = 0 V <sub>CB</sub> = 10 V f = 100 KHz			8	pF
R <sub>e(hie)</sub>	Real Part of Input Impedance	I <sub>C</sub> = 20 mA V <sub>CE</sub> = 20 V f = 300MHz			60	Ω

\* Pulsed: Pulse duration = 300 μs, duty cycle ≤ 1 %

**ELECTRICAL CHARACTERISTICS** (continued)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
NF	Noise Figure	$I_C = 0.1 \text{ mA}$ $V_{CE} = 10 \text{ V}$ $f = 1 \text{ KHz}$ $R_g = 1 \text{ K}\Omega$		4		dB
$h_{ie}$	Input Impedance	$I_C = 1 \text{ mA}$ $V_{CE} = 10 \text{ V}$ $I_C = 10 \text{ mA}$ $V_{CE} = 10 \text{ V}$	2 0.25		8 1.25	$\text{k}\Omega$ $\text{k}\Omega$
$h_{re}$	Reverse Voltage Ratio	$I_C = 1 \text{ mA}$ $V_{CE} = 10 \text{ V}$ $I_C = 10 \text{ mA}$ $V_{CE} = 10 \text{ V}$			8 4	$10^{-4}$ $10^{-4}$
$h_{oe}$	Output Admittance	$I_C = 1 \text{ mA}$ $V_{CE} = 10 \text{ V}$ $I_C = 10 \text{ mA}$ $V_{CE} = 10 \text{ V}$	5 25		35 200	$\mu\text{S}$ $\mu\text{S}$
$t_d^{**}$	Delay Time	$V_{CC} = 30 \text{ V}$ $I_C = 150 \text{ mA}$ $I_{B1} = 15 \text{ mA}$ $V_{BB} = -0.5 \text{ V}$			10	ns
$t_r^{**}$	Rise Time	$V_{CC} = 30 \text{ V}$ $I_C = 150 \text{ mA}$ $I_{B1} = 15 \text{ mA}$ $V_{BB} = -0.5 \text{ V}$			25	ns
$t_s^{**}$	Storage Time	$V_{CC} = 30 \text{ V}$ $I_C = 150 \text{ mA}$ $I_{B1} = -I_{B2} = 15 \text{ mA}$			225	ns
$t_f^{**}$	Fall Time	$V_{CC} = 30 \text{ V}$ $I_C = 150 \text{ mA}$ $I_{B1} = -I_{B2} = 15 \text{ mA}$			60	ns
$r_{bb'}$ , $C_{b'c}$	Feedback Time Constant	$I_C = 20 \text{ mA}$ $V_{CE} = 20 \text{ V}$ $f = 31.8 \text{ MHz}$			150	ps

\* Pulsed: Pulse duration = 300  $\mu\text{s}$ , duty cycle  $\leq 1\%$ 

\*\* See test circuit